Β΄ ΤΕΣΕΚ ΓΡΗΓΟΡΗΣ ΑΥΞΕΝΤΙΟΥ ΛΕΜΕΣΟΥ

ΨΗΦΙΑΚΑ ΗΛΕΚΤΡΟΝΙΚΑ ΙΙ **ΦΥΛΛΟ ΕΡΓΑΣΙΑΣ 1 ΚΑΤΑΧΩΡΗΤΕΣ - ΟΛΙΣΘΗΤΕΣ**	
ΤΜΗΜΑ : ……..…….	ΗΜΕΡ : ……...…….
ΟΝΟΜΑ: ……...……..	

1. Να δώσετε τον ορισμό του Καταχωρητή.

   ……

   ……

   ……

   ……

2. Να αναφέρετε τον τύπο του Φλιπ Φλοπ που χρησιμοποιείται συνήθως για την κατασκευή ενός καταχωρητή.

   ……

3. Πόσα Φλιπ φλοπς χρειαζόμαστε για να αποθηκεύσουμε μια πληροφορία 8 bits;

   ……

4. Να σχεδιάστε το λογικό κύκλωμα ενός καταχωρητή SISO με τη χρήση JK φλιπ φλοπ που ενεργοποιούνται στο θετικό μέτωπο του παλμού CLK

5. Η συχνότητα του CLK σε ένα καταχωρητή SISO 8bit είναι 1 MHz. Να υπολογίσετε το συνολικό χρόνο που χρειάζεται:
   (α) Να αποθηκευτεί πληροφορία των 8bit.
   (β) Να εξέλθει η πληροφορία των 8bit από τον καταχωρητή.

   ……

   ……

6. Η ομάδα των bits 10110101 ολισθαίνει σειριακά μπρος τα δεξιά (προηγείται το πρώτο από δεξιά bit), μέσα σε ένα καταχωρητή των 8 bits σειριακής εξόδου, με αρχική κατάσταση 11100100. Μετά από δύο παλμούς ρολογιού, ο καταχωρητής θα περιέχει:

   (α) 01011110 (β) 10110101 (γ)01111001 (δ) 00101101

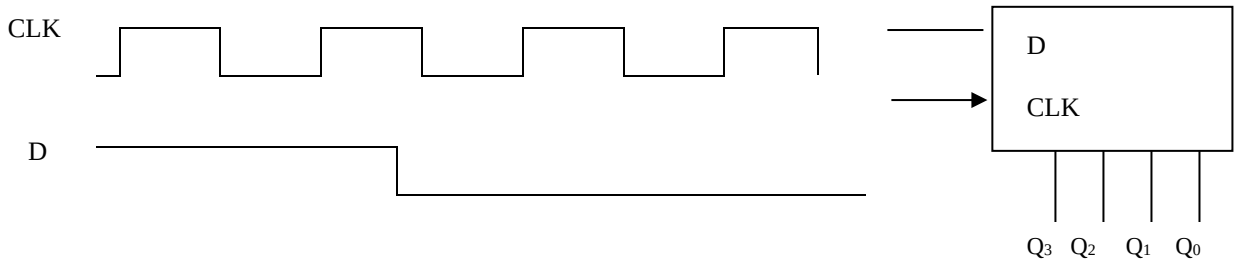
7. Αν η fclk =100kHz, 8 bits δεδομένων μπορούν να εισαχθούν σειριακά σε έναν καταχωρητή ολίσθησης σε :

   (α) 80μs (β) 8μs (γ) 80ms (δ) 10μs

8. Σε ένα ολισθητή τύπου SISO των 5-bit εισέρχεται ο δυαδικός αριθμός 11011. Ποια θα είναι η κατάσταση των εξόδων του μετά από 4 χρονικούς παλμούς, αν η αρχική κατάσταση των εξόδων του είναι 00000 και η ολίσθηση γίνεται από αριστερά προς δεξιά
……..……
…

9. Να σχεδιάσετε κύκλωμα καταχωρητή παράλληλης εισόδου και παράλληλης εξόδου με D-FF (αρνητικά μέτωπα παλμών χρονισμού). Γιατί ονομάζεται στατικός καταχωρητής;

10. Στο πιο κάτω σχήμα φαίνονται τα χρονικά διαγράμματα εισόδου και το σύμβολο καταχωρητή των 4-bit και ζητείται:
(α) Να σχεδιάσετε το κύκλωμα του με JK-FFs που ενεργοποιούνται στα θετικά μέτωπα του CLK
(β) Να αναφέρετε πόσους παλμούς χρειάζεται για να παρουσιαστούν στην έξοδο οι πληροφορίες εισόδου,
(γ) Να σχεδιάσετε τα χρονικά διαγράμματα εξόδου του ολισθητή.



11. Ένας καταχωρητής των 16-bit τύπου SIPO θα χρησιμοποιηθεί για τη δημιουργία χρονικής καθυστέρησης δεδομένων κατά 12μs. Να εξηγήσετε από ποια έξοδο του καταχωρητή πρέπει να ληφθούν τα δεδομένα, όταν η συχνότητα του CLK είναι 0,5MHz

12. Σ΄ένα ολισθητή τύπου SISO των 5-bit εισέρχεται ο δυαδικός αριθμός 11011. Ποια θα είναι η κατάσταση των εξόδων του μετά από 6 χρονικούς παλμούς, αν η αρχική κατάσταση των εξόδων του είναι 10100 και η ολίσθηση γίνεται από αριστερά προς δεξιά.
……

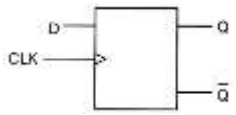
13. (α) Σε ένα καταχωρητή 4 bit με διαδοχική είσοδο και παράλληλη έξοδο να υπολογίσετε πόσοι ωρολογιακοί παλμοί απαιτούνται, για να αποθηκευτεί και να εξέλθει μια πληροφορία των 4-bit.
……

(β) Να υπολογίσετε πόσοι ωρολογιακοί παλμοί απαιτούνται για να εισέλθει και να εξέλθει από ένα καταχωρητή παράλληλης εισόδου σειριακής εξόδου μια πληροφορία 4-bit
……

(γ) Αν η συχνότητα του ωρολογίου (CLK) καταχωρητή 4 bit με διαδοχική είσοδο και παράλληλη έξοδο είναι 200 MHz, να υπολογίσετε το συνολικό χρόνο που θα χρειαστεί για να αποθηκευτεί η πληροφορία στον καταχωρητή
……
……

14. Να εξηγήσετε τη διαφορά μεταξύ ενός στατικού καταχωρητή και ενός ολισθητή.
……
……

15. (α) Με τη χρήση D Φλιπ Φλοπ (σχήμα 10) να σχεδιάσετε κύκλωμα καταχωρητή 4 ψηφίων (4-bit) με διαδοχική είσοδο και διαδοχική έξοδο.



(β)Να εξηγήσετε πως μπορεί να μετατραπεί το πιο πάνω κύκλωμα σε κυκλικό ολισθητή.
……
……
……
……

16. Για να μετατραπεί ένα παράλληλο σήμα σε σειριακό απαιτείται η χρήση καταχωρητή με:
    (1) Διαδοχική είσοδο και διαδοχική έξοδο
    (2) Διαδοχική είσοδο και παράλληλη έξοδο
    (3) Παράλληλη είσοδο και παράλληλη έξοδο
    (4) Παράλληλη είσοδο και διαδοχική έξοδο

17. Πόσες διαφορετικές λογικές καταστάσεις έχει απαριθμητής Jonhson των 5–bit. Αν η συχνότητα του CLK είναι 10MHz πόση θα είναι η συχνότητα των παλμών στην έξοδο κάθε FF.
    ……
    ……

18. Το αρχικό περιεχόμενο ενός κυκλικού ολισθητή τεσσάρων 4 bit είναι Q3=1, Q2 = 0, Q1 =1, Q0=0. Να συμπληρώστε στον πιο κάτω πίνακα το περιεχόμενο του ολισθητή μετά από δύο παλμούς ρολογιού.

	Q_0	Q_1	Q_2	Q_3
Αρχικό περιεχόμενο	1	0	1	0
Περιεχόμενο μετά τον πρώτο παλμό				
Περιεχόμενο μετά το δεύτερο παλμό				

19. (α) Να σχεδιάσετε το κύκλωμα κυκλικού απαριθμητή (Ring Counter) 4-bit το οποίο αποτελείται από D-FFs (Negative edge triggered).
    (β) Αν η συχνότητα του CLK είναι 2MHz να υπολογίσετε τη συχνότητα των παλμών στην έξοδο κάθε FF.

20. (α) Να σχεδιάσετε το κύκλωμα ενός απαριθμητή Johnson 4-bit, ο οποίος αποτελείται από JK-FFs (διεγείρεται στα αρνητικά μέτωπα του CLK).
    (β) Να γράψετε όλες τις λογικές καταστάσεις που λαμβάνει ο πιο πάνω απαριθμητής αρχίζοντας από τη λογική κατάσταση 0000.
    (γ) Αν η συχνότητα του CLK είναι 2,4 MHz, να υπολογίσετε τη συχνότητα των παλμών στην έξοδο κάθε FF.