

ΨΗΦΙΑΚΑ ΗΛΕΚΤΡΟΝΙΚΑ ΙΙ ΦΥΛΛΟ ΕΡΓΑΣΙΑΣ 1 ΑΠΑΡΙΘΜΗΤΕΣ	
ΤΜΗΜΑ :	ΗΜΕΡ :
ΟΝΟΜΑ: Προτεινόμενες λύσεις	

1. Να δώσετε τον ορισμό του ψηφιακού απαριθμητή.
Ο απαριθμητής (counter) είναι ένα ακολουθιακό κύκλωμα το οποίο στην έξοδο του απαριθμεί τους ωρολογιακούς παλμούς που λαμβάνει στην είσοδο. Αποτελείται από κατάλληλα συνδεδεμένα FF's

2. Να υπολογίσετε τον αριθμό των FFs, που έχει ένας απαριθμητής με μέτρο 40 (MOD-40).
 $32 < 40 < 64 \Rightarrow 2^5 < 40 < 2^6$ Ο απαριθμητής έχει 6 φλιπ φλοπ.

3. Το μέτρο ενός απαριθμητή ορίζεται ως:
 - α. Η συχνότητα του ωρολογίου (CLK) που εφαρμόζεται στην είσοδό του.
 - β. Ο αριθμός των διαφορετικών λογικών καταστάσεων που μπορούν να πάρουν οι έξοδοί του.*
 - γ. Ο αριθμός των Φλιπ Φλοπ από τα οποία αποτελείται.
 - δ. Ο κώδικας αρίθμησής του.

4. Να υπολογίσετε το μέγιστο μέτρο απαριθμητή με 8 Φλιπ Φλοπ.
Μέγιστο μέτρο = $2^8 = 256$

5. Να υπολογίσετε τον αριθμό των Φλιπ Φλοπ από τα οποία αποτελείται ένας απαριθμητής ο οποίος μετρά μέχρι και το 64.
 $2^6 - 1 < 64 < 2^7 - 1 \Rightarrow$ αποτελείται από 7 φλιπ φλοπ

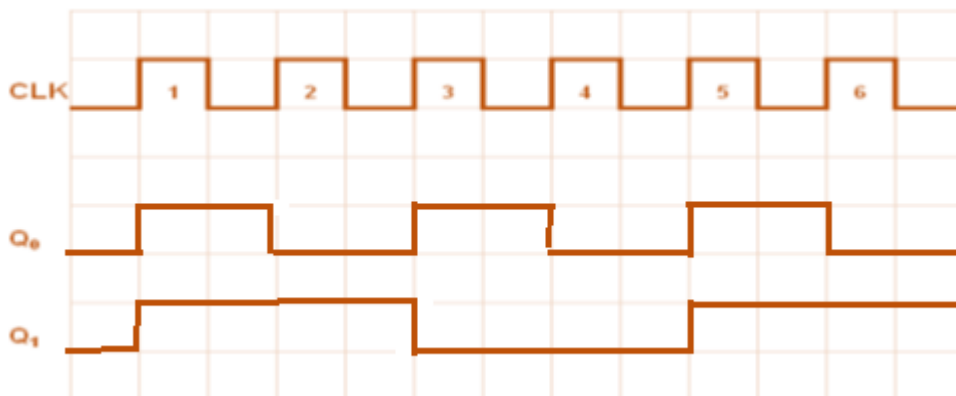
6. Η συχνότητα των παλμών του CLK σε ένα ασύγχρονο δυαδικό απαριθμητή είναι 400kHz και ο χρόνος καθυστέρησης κάθε FF 30ns. Να υπολογίσετε το μέγιστο μέτρο του απαριθμητή.
 $T_{CLK} = 1/f_{CLK} = 1/400 \cdot 10^3 = 2,5 \mu s$
αριθμός ΦΦ $v = T/t_p = (2,5 \cdot 10^{-6} / 30 \cdot 10^{-9}) s = 83$ Φλιπ Φλοπς
MaxMod = 2^{83}

7. Να αναφέρετε δύο εφαρμογές των απαριθμητών.
Οι απαριθμητές λειτουργούν ως μετρητές ποσοτήτων ή συχνότητας
Οι απαριθμητές λειτουργούν ως διαιρέτες συχνότητας.
Οι απαριθμητές χρησιμοποιούνται σε κυκλώματα μέτρησης πραγματικού χρόνου.

8. (α) Με τη χρήση του JK Φλιπ Φλοπ, του σχήματος να σχεδιάσετε το λογικό κύκλωμα ασύγχρονου δυαδικού απαριθμητή 2-bit που μετρά προς τα κάτω.



- (β) Να σχεδιάσετε για 6 ωρολογιακούς παλμούς (CLK), τα χρονικά διαγράμματα των δύο εξόδων του απαριθμητή που έχετε σχεδιάσει πιο πάνω. Η αρχική κατάσταση του απαριθμητή είναι RESET.



- (γ) Αν η συχνότητα των ωρολογιακών παλμών (CLK) είναι 2 MHz, να υπολογίσετε τη συχνότητα των παλμών στην έξοδο Q του κάθε Φλιπ Φλοπ του κυκλώματος του ασύγχρονου δυαδικού απαριθμητή.

$$f_{Q0} = f_{clk} / 2 = 1\text{MHz}$$

$$f_{Q1} = f_{clk} / 4 = 500\text{kHz}$$

- (δ) Να αναφέρετε με ποιόν τρόπο θα μπορούσατε να αλλάξετε την κατεύθυνση αρίθμησης του απαριθμητή.

Θα μπορούσα να αλλάξω την κατεύθυνση μέτρησης συνδέοντας την είσοδο CLK του δεύτερου φλιπ φλοπ με της έξοδο \bar{Q} του πρώτου φλιπ φλοπ αντί με την έξοδο Q.

9. Η λογική κατάσταση των εξόδων δυαδικού απαριθμητή 4-bit που μετρά προς τα κάτω είναι 0001. Η επόμενη λογική κατάσταση των εξόδων του απαριθμητή μετά από 4 χρονικούς παλμούς είναι:

(1) 0001

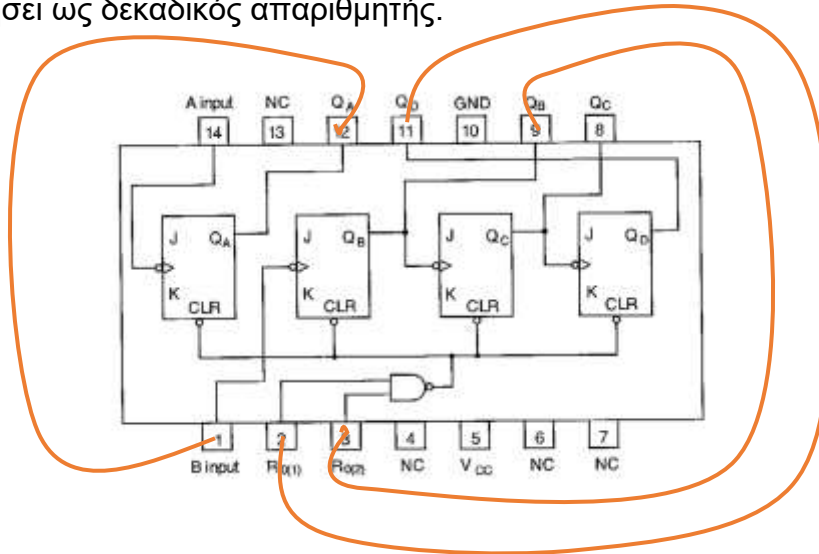
(2) 1111

(3) 1000

(4) 1110

(5) 1101

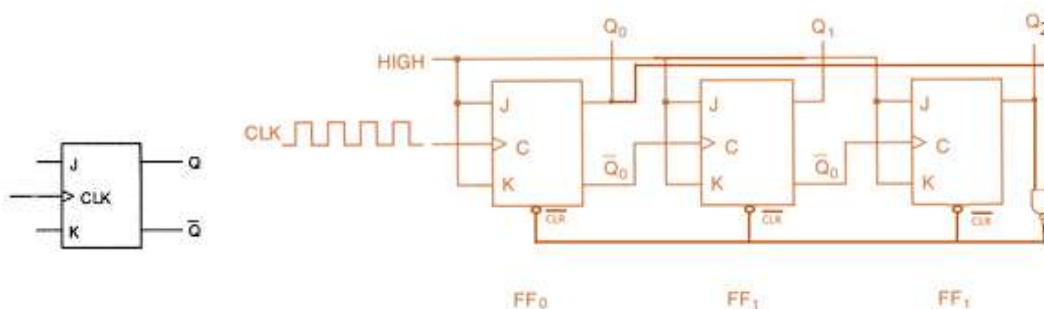
10. Αν ο χρόνος καθυστέρησης για κάθε Φλιπ Φλοπ ασύγχρονου δυαδικού απαριθμητή 4-bit είναι 5 ns. Η μέγιστη συχνότητα αρίθμησης f_{max} του απαριθμητή είναι:
- (1) 12,6 MHz
 - (2) 50 MHz**
 - (3) 200 MHz
 - (4) 1 GHz
11. Δίνεται το IC-7493 και ζητείται να κάνετε τις κατάλληλες συνδέσεις εξωτερικά ώστε να λειτουργήσει ως δεκαδικός απαριθμητής.



12. Ο χρόνος καθυστέρησης κάθε Φλιπ Φλοπ ασύγχρονου δυαδικού απαριθμητή είναι 20 ns και η συχνότητα του ωρολογίου CLK είναι 10 MHz. Να υπολογίσετε το μέγιστο αριθμό των Φλιπ Φλοπ που μπορεί να έχει ο απαριθμητής.

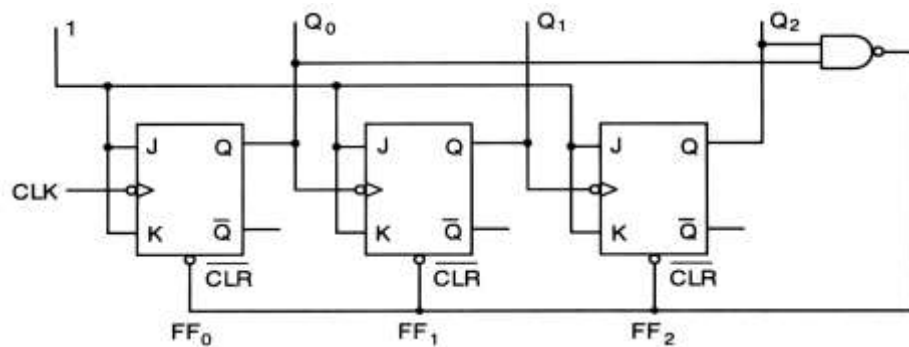
$$V_{max} = 1/f * t_p = 1/10 * 10^6 * 20 * 10^{-9} = 1000/200 = 5 \text{ flip flops}$$

13. (α) Να σχεδιάσετε το λογικό κύκλωμα ασύγχρονου δυαδικού απαριθμητή των 3-bit που μετρά προς τα άνω με JK-FFs, που διεγείρονται στα θετικά μέτωπα των ωρολογιακών παλμών με μέτρο mod-5
- (β) Να υπολογίσετε την συχνότητα των παλμών στην έξοδο του κάθε FF όταν η $f_{CLK} = 2\text{KHz}$.

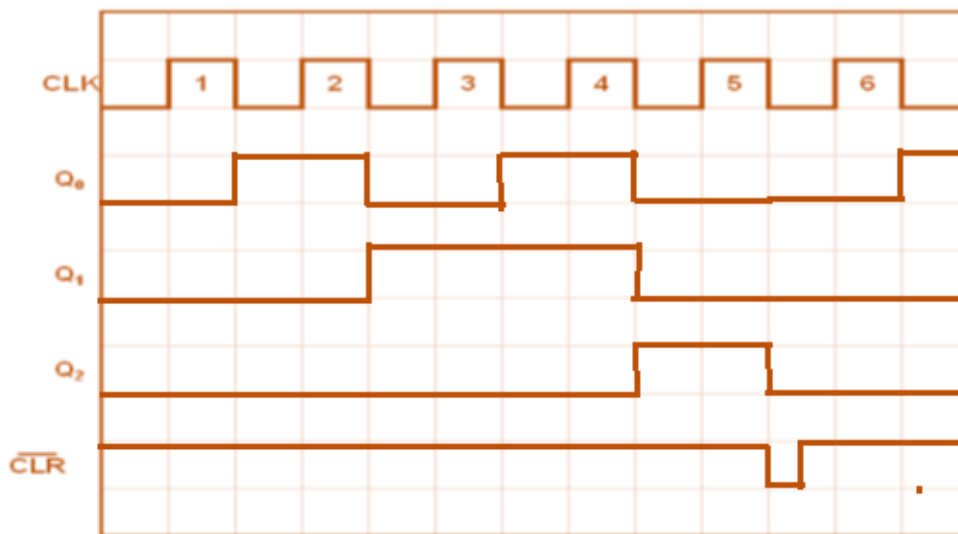


$$(\beta) f_{Q0} = f_{CLK}/2 = 1\text{KHz}, f_{Q1} = f_{CLK}/4 = 500\text{Hz}, f_{Q2} = f_{CLK}/8 = 250\text{Hz}$$

14. Δίνεται το κύκλωμα ασύγχρονου απαριθμητή με μέτρο 5 (MOD 5).



(α) Να σχεδιάσετε τα χρονικά διαγράμματα των τριών εξόδου του απαριθμητή.



(β) Να υπολογίσετε την συχνότητα λειτουργίας της εξόδου που παριστάνει το MSB ψηφίο αν η συχνότητα των παλμών στην είσοδο του πρώτου φφ είναι 50MHz.

$$F_{Q2} = f_{clk}/N = 50\text{MHz}/5 = 10\text{MHz}$$

15. α) Με κριτήριο την εφαρμογή των παλμών μέτρησης (clock), να αναφέρετε τη διαφορά του ασύγχρονου από το σύγχρονο απαριθμητή.

Στους ασύγχρονους απαριθμητές ο παλμός εισόδου εφαρμόζεται στην είσοδο CLK του πρώτου ΦΦ. Η είσοδος CLK των υπόλοιπων φφ συνδέεται στην έξοδο του προηγούμενου φφ οπότε τα φφ αλλάζουν κατάσταση διαδοχικά. Αντίθετα στους σύγχρονους απαριθμητές η είσοδος CLK όλων των φφ συνδέεται στον παλμό εισόδου και τα φφ αλλάζουν κατάσταση ταυτόχρονα.

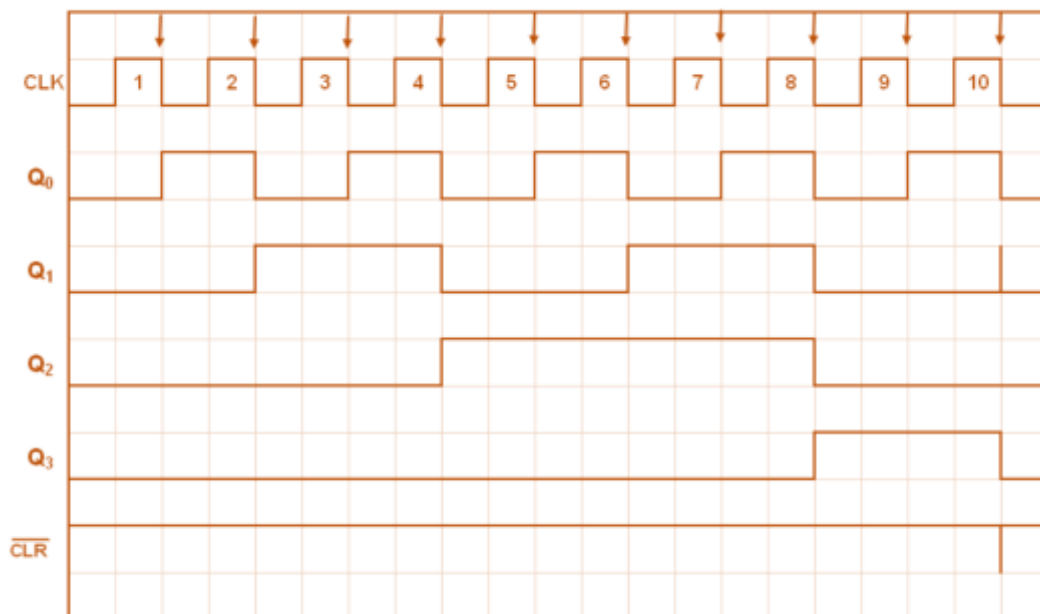
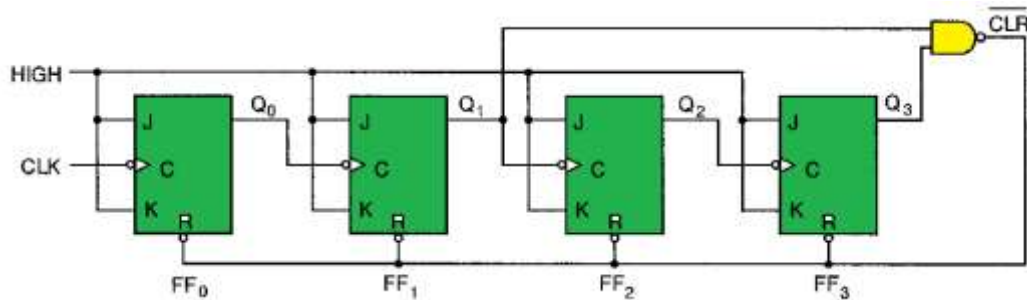
β) Να αναφέρετε το πλεονέκτημα του σύγχρονου απαριθμητή.

Η μέγιστη συχνότητα καλής λειτουργίας του σύγχρονου απαριθμητή εξαρτάται μόνο από τον χρόνο καθυστέρησης διάδοσης ενός ΦΦ άρα είναι πολύ μεγαλύτερη από του ασύγχρονου ΦΦ

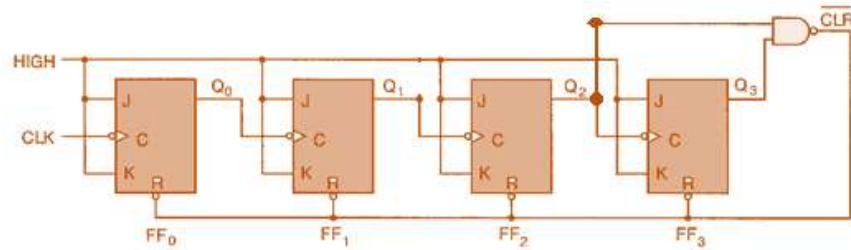
16. Να υπολογίσετε τη μέγιστη συχνότητα λειτουργίας ασύγχρονου δυαδικού απαριθμητή των 5bit, αν ο χρόνος καθυστέρησης του κάθε φλιπ-φλοπ είναι 2 μs.

$$F_{max} = 1/v_{tp} = 1/5 \cdot 2 \cdot 10^{-6} = 10^6/10 = 10^5 = 100 \text{ kHz}$$

17. Ένας δυαδικός απαριθμητής των 3 bits έχει μέγιστο μέτρο (max mod) :
 (α)3 (β)6 **(γ)8** (δ)16
18. Απαριθμητής με μέτρο 12 (mod-12) πρέπει να έχει
 (α) 12 flip-flops (β) 3 flip-flops **(c) 4 flip-flops** (d) σύγχρονο χρονισμό
19. Ποια από τις πιο κάτω καταστάσεις δεν είναι έγκυρη για ένα δεκαδικό (BCD) απαριθμητή
α)1100 (β)0010 (γ)0101 (δ)1000
20. Ο μέγιστος αριθμός που μπορεί να μετρήσει δυαδικός απαριθμητής με μέτρο 13 (mod-13) είναι :
 α)0000 (β)1111 (γ)1101 **(δ)1100**
21. Στο σχήμα φαίνεται το κύκλωμα ασύγχρονου δεκαδικού απαριθμητή .
 α) Να σχεδιάσετε τα χρονικά διαγράμματα των τεσσάρων εξόδων του απαριθμητή.
 β) Μέχρι ποιο αριθμό μπορεί να μετρήσει ο απαριθμητής αν αφαιρεθεί η πύλη NAND από το κύκλωμα;
 γ) Τροποποιήστε το κύκλωμα, έτσι ώστε ο απαριθμητής να έχει μέτρο 12, (MOD12)



- (β) Αν αφαιρεθεί η πύλη NAND μπορεί να μετρήσει από το 0000 (0) ως το 1111 (15)
 (γ)



22. Σύγχρονος απαριθμητής 4-bit μετρά προς τα πάνω. Πως θα μπορούσα να τον μετατρέψω σε σύγχρονο απαριθμητής 4-bit μετρά προς τα κάτω;
Θα μπορούσα να συνδέσω τις εισόδους J και K όλων των υπόλοιπων, εκτός από το πρώτο FF με την έξοδο \bar{Q} αντί με την έξοδο Q του προηγούμενου FF ώστε να μετρά προς τα κάτω.
23. Ένας φθίνοντας δυαδικός σύγχρονος απαριθμητής των 4 bits είναι στην λογική κατάσταση 0010. Η επόμενη λογική κατάσταση των εξόδων του μετά από 4 χρονικούς παλμούς θα είναι ;
 α)0001 **(β)1110** (γ)1001 (δ)0110
24. Να καταχωρήσετε τα πιο κάτω χαρακτηριστικά στον πίνακα με τα δύο είδη των απαριθμητών
- A) γρήγορος στην λειτουργία
 - B) σε αυτόν τον απαριθμητή όλα τα FFs λειτουργούν σε κατάσταση εναλλαγής(Toggle)
 - Γ) εύκολος στην κατασκευή
 - Δ) ονομάζεται και απαριθμητής ριπής
 - E) τα FFs λειτουργούν σε κατάσταση μνήμης και εναλλαγής(Toggle)
 - ΣΤ) έχουν μέγιστη συχνότητα λειτουργίας fCLK
 - Z) οι παλμοί χρονισμού εφαρμόζονται σε όλα τα FFs

Ασύγχρονος απαριθμητής	Σύγχρονος απαριθμητής
<ul style="list-style-type: none"> • σε αυτόν τον απαριθμητή όλα τα FFs λειτουργούν σε κατάσταση εναλλαγής(Toggle) • εύκολος στην κατασκευή • ονομάζεται και απαριθμητής ριπής • έχουν μέγιστη συχνότητα λειτουργίας fCLK 	<ul style="list-style-type: none"> • γρήγορος στην λειτουργία • τα FFs λειτουργούν σε κατάσταση μνήμης και εναλλαγής(Toggle) • οι παλμοί χρονισμού εφαρμόζονται σε όλα τα FFs