

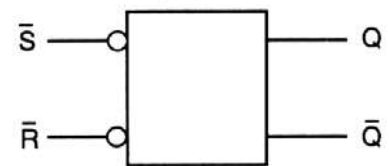
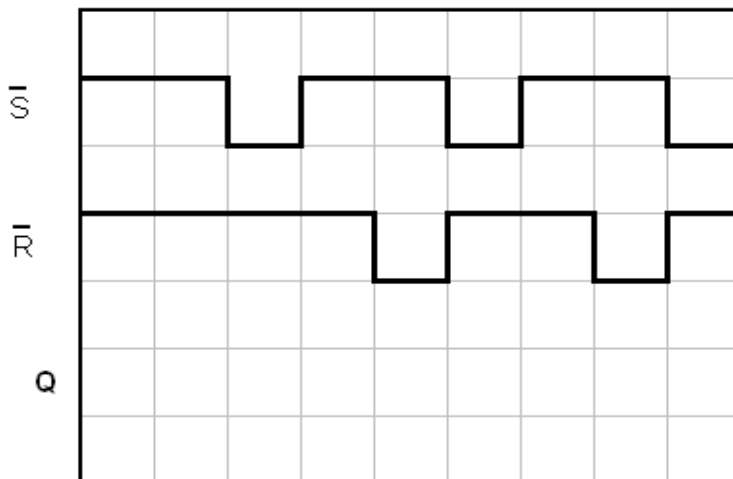
**ΨΗΦΙΑΚΑ ΗΛΕΚΤΡΟΝΙΚΑ
ΑΣΚΗΣΕΙΣ ΑΠΟ ΠΑΛΙΑ ΘΕΜΑΤΑ Flip - Flops**

ΤΜΗΜΑ :

ΗΜΕΡΑ :

ΟΝΟΜΑ:

1. Στο σχήμα δίνεται το λογικό σύμβολο και τα χρονικά διαγράμματα εισόδου ενός NAND Φλιπ Φλοπ. Να σχεδιάσετε το χρονικό διάγραμμα της εξόδου Q του Φλιπ Φλοπ. Η αρχική κατάσταση του Φλιπ Φλοπ είναι η RESET.



2. Να επιλέξετε τις σωστές απαντήσεις:

(α) Ένα JK Φλιπ Φλοπ βρίσκεται σε κατάσταση SET όταν οι δύο εισόδους του είναι:

- (1) $J = 0, K = 0$
- (2) $J = 0, K = 1$
- (3) $J = 1, K = 0$
- (4) $J = 1, K = 1$

3. Ένα JK Φλιπ Φλοπ βρίσκεται σε κατάσταση εναλλαγής (Toggle) και στην είσοδο του ωρολογίου (CLK) εφαρμόζονται τετραγωνικοί παλμοί με συχνότητα 10 kHz.

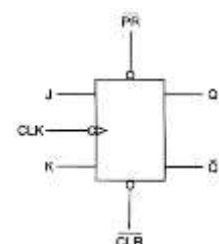
Η κατάσταση της εξόδου Q του Φλιπ Φλοπ είναι:

- (1) Σταθερή στο λογικό 0
- (2) Σταθερή στο λογικό 1
- (3) Τετραγωνικοί παλμοί με συχνότητα 10 kHz
- (4) Τετραγωνικοί παλμοί με συχνότητα 5 kHz

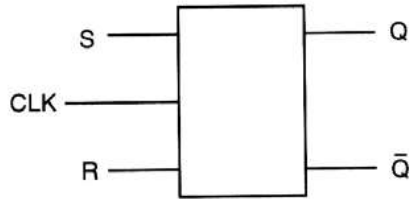
4. Στο σχήμα 4 δίνεται το λογικό σύμβολο JK Φλιπ Φλοπ. Να αναφέρετε την κατάσταση των εξόδων του Φλιπ Φλοπ, όταν οι ασύγχρονοι εισόδους PRESET και CLEAR τεθούν στην κατάσταση:

(α) $PRESET = 1, CLEAR = 0$

(β) $PRESET = 0, CLEAR = 1$



5. Να μετατρέψετε το SR Φλιπ Φλοπ του σχήματος 11 σε ένα D Φλιπ Φλοπ.

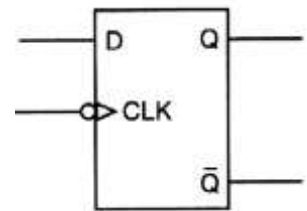
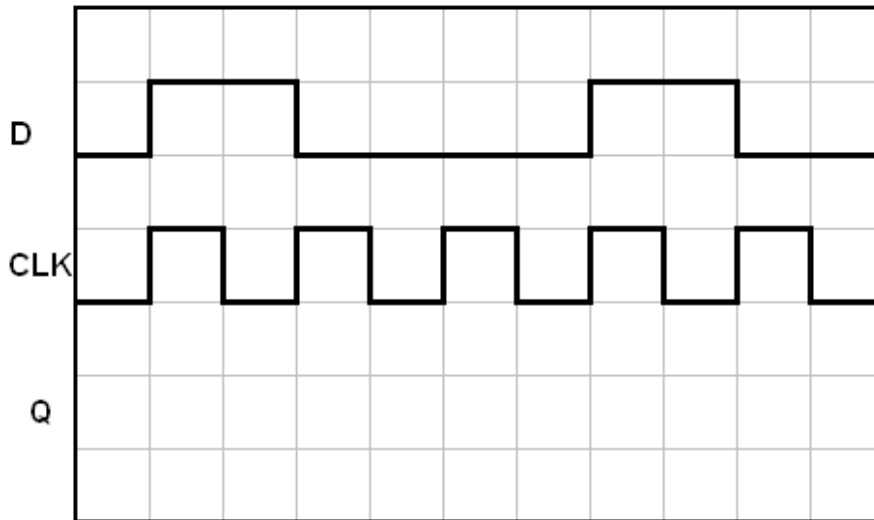


6. Να αναφέρετε δύο εφαρμογές των Φλιπ Φλοπ.

.....

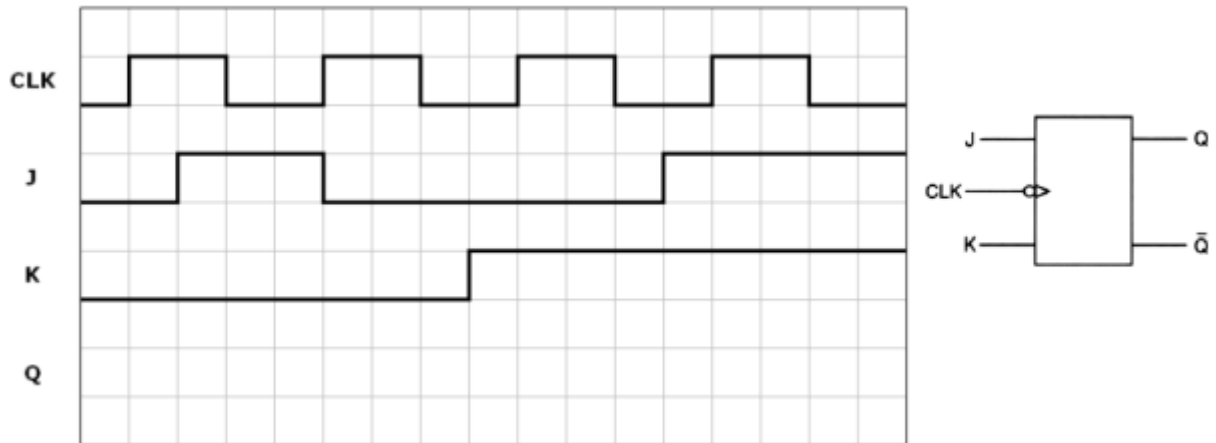
.....

7. Στο σχήμα 12 δίνονται τα χρονικά διαγράμματα που εφαρμόζονται στις εισόδους ενός D Φλιπ Φλοπ. Να σχεδιάσετε το χρονικό διάγραμμα της εξόδου Q του Φλιπ Φλοπ. Η αρχική κατάσταση του Φλιπ Φλοπ είναι η RESET.



8. Να σχεδιάσετε το λογικό κύκλωμα ασύγχρονου SR Φλιπ Φλοπ με τη χρήση δύο πυλών NAND.

9. Στο σχήμα 2 δίνεται το λογικό σύμβολο και τα χρονικά διαγράμματα εισόδου σύγχρονου JK Φλιπ Φλοπ. Να σχεδιάσετε το χρονικό διάγραμμα της εξόδου Q του Φλιπ Φλοπ. Η αρχική κατάσταση της εξόδου Q του Φλιπ Φλοπ είναι το λογικό 0 (RESET).



10. Να επιλέξετε τη σωστή απάντηση:

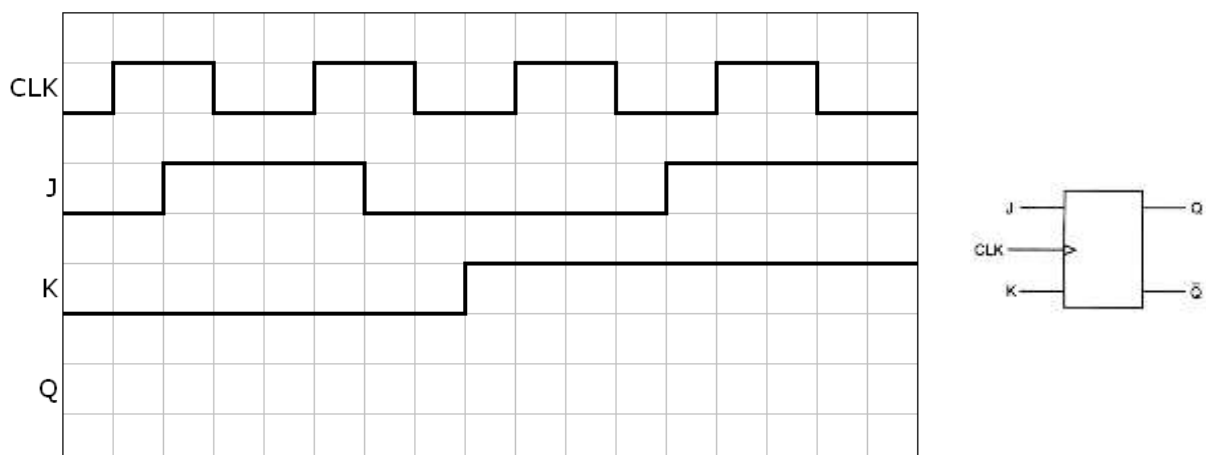
(α) Το JK Φλιπ Φλοπ βρίσκεται στην απαγορευμένη κατάσταση, όταν οι εισοδοί του βρίσκονται στα λογικά επίπεδα:

- (1) $J = 0, K = 0$
 - (2) $J = 1, K = 0$
 - (3) $J = 1, K = 1$
 - (4) $J = 0, K = 1$
 - (5) Κανέναν από τα πιο πάνω. Το JK Φλιπ Φλοπ δεν έχει απαγορευμένη κατάσταση.
-

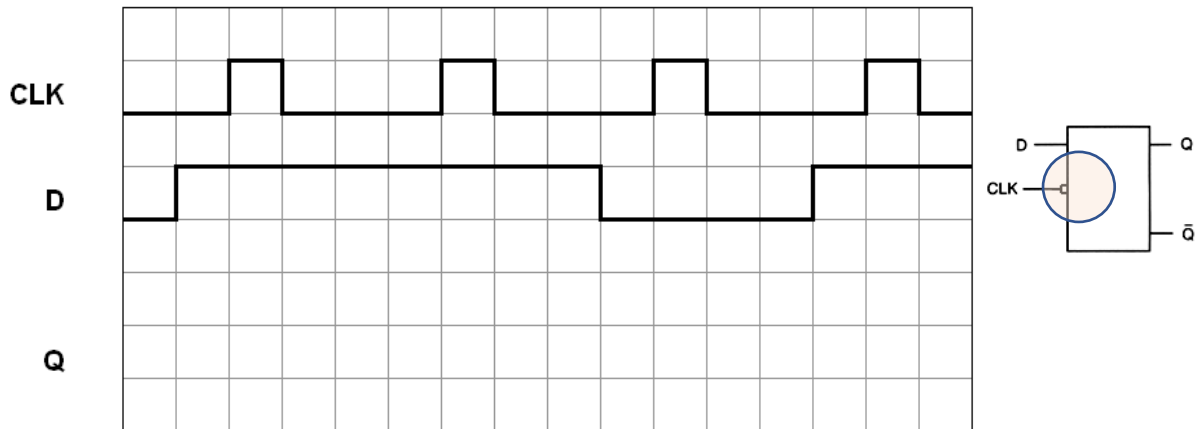
(β) Ένα SR Φλιπ Φλοπ βρίσκεται σε κατάσταση μνήμης (Memory), όταν οι εισοδοί του βρίσκονται στα λογικά επίπεδα:

- (1) $S = 0, R = 0$
 - (2) $S = 1, R = 0$
 - (3) $S = 1, R = 1$
 - (4) $S = 0, R = 1$
 - (5) Κανέναν από τα πιο πάνω. Το SR Φλιπ Φλοπ δεν μπορεί να βρεθεί σε κατάσταση μνήμης.
-

11. Στο σχήμα δίνεται το λογικό σύμβολο και τα χρονικά διαγράμματα εισόδου σύγχρονου JK Φλιπ Φλοπ που χρονίζεται στα θετικά μέτωπα των παλμών του ωρολογίου (CLK). Να σχεδιάσετε το χρονικό διάγραμμα της εξόδου Q του Φλιπ Φλοπ. Η αρχική κατάσταση της εξόδου Q του Φλιπ Φλοπ είναι το λογικό 0 (RESET).



12. Στο σχήμα δίνεται το λογικό σύμβολο και το χρονικό διάγραμμα της εισόδου ενός D Φλιπ Φλοπ που χρονίζεται στα αρνητικά μέτωπα των παλμών του ωρολογίου (CLK). Να σχεδιάσετε το χρονικό διάγραμμα της εξόδου Q του Φλιπ Φλοπ για 4 χρονικούς παλμούς του ωρολογίου (CLK). Η αρχική κατάσταση του Φλιπ Φλοπ είναι το λογικό 0 (RESET).



13. Στο σχήμα δίνεται κύκλωμα χρονιζόμενου SR Φλιπ Φλοπ και τα χρονικά διαγράμματα των παλμών που εφαρμόζονται στις εισόδους του. Να σχεδιάσετε στο τετραγωνισμένο χαρτί το χρονικό διάγραμμα της εξόδου Q του Φλιπ Φλοπ για 4 χρονικούς παλμούς CLK. Αρχικά το Φλιπ Φλοπ είναι στην κατάσταση RESET.

